

---

저자 (Authors)	최성진
출처 (Source)	<a href="#">전력전자학회지 22(3)</a> , 2017.6, 29-33 (5 pages) <a href="#">KIPE MAGAZINE 22(3)</a> , 2017.6, 29-33 (5 pages)
발행처 (Publisher)	<a href="#">전력전자학회</a> THE KOREAN INSTITUTE OF POWER ELECTRONICS
URL	<a href="http://www.dbpia.co.kr/Article/NODE07185357">http://www.dbpia.co.kr/Article/NODE07185357</a>
APA Style	최성진 (2017). 파워소자의 Thermal Modeling과 LTSPICE SOAtherm 활용기법. 전력전자학회지, 22(3), 29-33.
이용정보 (Accessed)	203.250.84.*** 2017/08/01 16:15 (KST)

---

#### 저작권 안내

DBpia에서 제공되는 모든 저작물의 저작권은 원저작자에게 있으며, 누리미디어는 각 저작물의 내용을 보증하거나 책임을 지지 않습니다. 그리고 DBpia에서 제공되는 저작물은 DBpia와 구독 계약을 체결한 기관소속 이용자 혹은 해당 저작물의 개별 구매자가 비영리적으로만 이용할 수 있습니다. 그러므로 이에 위반하여 DBpia에서 제공되는 저작물을 복제, 전송 등의 방법으로 무단 이용하는 경우 관련 법령에 따라 민, 형사상의 책임을 질 수 있습니다.

#### Copyright Information

Copyright of all literary works provided by DBpia belongs to the copyright holder(s) and Nurimedia does not guarantee contents of the literary work or assume responsibility for the same. In addition, the literary works provided by DBpia may only be used by the users affiliated to the institutions which executed a subscription agreement with DBpia or the individual purchasers of the literary work(s) for non-commercial purposes. Therefore, any person who illegally uses the literary works provided by DBpia by means of reproduction or transmission shall assume civil and criminal responsibility according to applicable laws and regulations.

특집 : 시뮬레이션 툴: 전력전자소자의 Thermal Simulation

# 파워소자의 Thermal Modeling과 LTSPICE SOAtherm 활용기법

최 성 진

(울산대 전기공학부 부교수)

본고에서는 전력전자소자에서의 손실모델링의 개요를 소개하고 전기적 등가회로 모델링을 이용한 방열 모델링 방법을 정리한 뒤, LTSPICE에서 제공하는 열해석 시뮬레이션 방법을 소개해본다.

## 1. 서 론

전력전자소자의 발열현상을 분석하는 열해석 시뮬레이션 (Thermal Simulation)은 제품 수명과 신뢰성에 매우 큰 영향을 미치는 필수적인 개발 절차가 되고 있다. 열해석 방법은 크게 손실 모델링(Loss Modeling)과 방열 모델링(Thermal Modeling)으로 나뉘는데, 전자는 소자의 손실원인에 기반한 손실분석을 행하는 것이고, 후자는 발열현상을 분석하는 것이라 정의할 수 있다.

특히, 전력전자 기술에서는 시스템 효율이 매우 중요하기에 이에 따른 손실분석(Loss Breakdown) 과정이 필수적이다. MOSFET과 Diode를 예로 들자면, MOSFET의 경우, 스위치가 온-오프 될 때 모두 스위칭 손실이 발생하고 스위치가 켜져 있을 때는 도통 손실이 발생한다. 그리고 Diode의 경우, 주로 오프 상태로 전환될 때 Reverse Recovery에 의한 손실과 역시 도통 손실이 존재한다. 이와 같이 파워소자의 손실을 모델링하고 방열판이나 FAN 등의 냉각장치 설계를 도와주는 방열 모델링과정 등 일련의 기초지식을 본 원고를 통해 다루 보고자 한다.

본 원고는 2장에서 데이터시트를 이용하여 파워소자의 손실을 분석하고, 이 손실 값을 이용해 3장에서는 방열 모델링을 이용하여 이에 보상하는 방열판을 선정하는 법을 설명한

다. 4장에서는 이러한 이론적인 내용을 토대로 LTSPICE를 이용하여 열해석 시뮬레이션을 진행하는 방법에 대하여 기술한다.

## 2. 파워소자의 손실모델링(Loss Modeling)

그림 1은 MOSFET의 스위칭시 전류 및 전압 파형과 이에 따른 손실형태를 나타내었다<sup>[1]</sup>. 일반적으로 MOSFET의 도통 손실은 저항성(Ohmic) 영역에서 발생한다고 알려져 있으므로, 이때 도통저항을  $R_{DS(ON)}$ 이라 정의하면 도통 손실 값은 식(1)과 같다.

$$P_{conduction} = I_{RMS}^2 R_{DS(ON)} \quad (1)$$

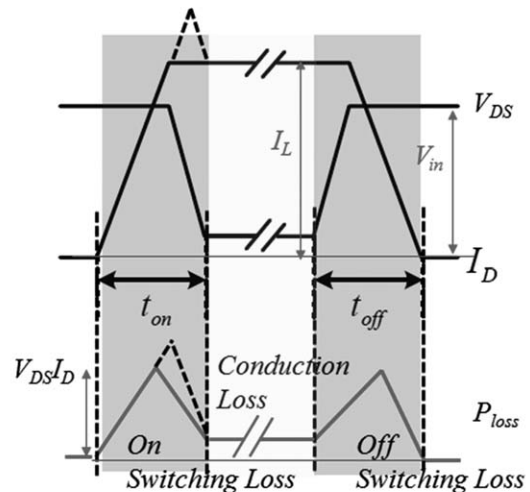


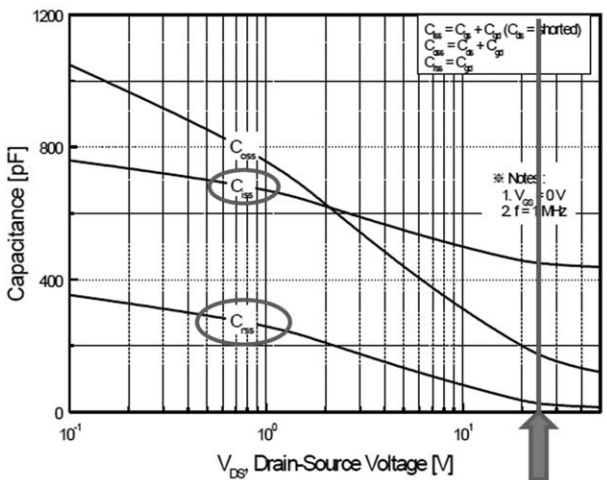
그림 1 MOSFET의 스위칭 파형

$R_{DS(ON)}$ 의 값은 MOSFET 데이터시트를 통하여 쉽게 구할 수 있다. 그리고 스위칭 손실은 차단(Cut-off)영역과 저항성(Ohmic) 영역간의 전환 시간에 의해 생기는 손실로 식(2)와 같이 계산된다.

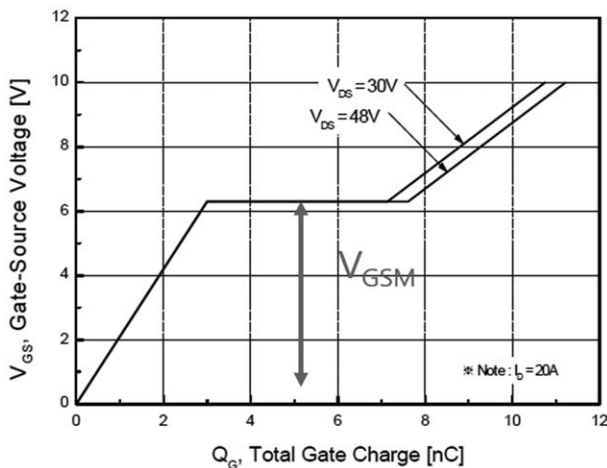
$$P_{switching} = \frac{1}{2} V_{DS(OFF)} I_{D(ON)} (t_{ON} + t_{OFF}) f_{sw} \quad (2)$$

그리고  $t_{ON}$ 과  $t_{OFF}$ 를 아래와 같은 식(3)을 이용하여 구하는 방법도 문헌에 소개되고 있다.

$$t_{ON} = t_{OFF} = 2C_{ISS} \frac{(V_{GSM} - V_{TH})R_G}{V_G - \frac{1}{2}(V_{GSM} + V_{TH})} + 2C_{RSS} \frac{V_{DS(OFF)}R_G}{V_G - V_{GSM}} \quad (3)$$



(a)  $V_{DS}$ 값으로  $C_{iss}$ ,  $C_{rss}$  추출



(b) 그래프를 통한  $V_{GSM}$ 값

그림 2 MOSFET 데이터시트 곡선

통상 식(3)을 이용할 경우, 스위치 드라이버 회로 값으로 게이트 전압  $V_G$ 와, 게이트 저항  $R_G$ 를 대입하여 사용하고 나머지 변수 값들은 그림 2와 같이 데이터시트에 그래프로 나타내었거나 표로 언급되어있다.

한편, Diode는 그림 3과 같이 동작을 한다. 여기서 눈여겨 볼것은 그림 4(a)의 역방향회복시간( $t_{rr}$ )으로서 이 구간이 작을수록 그만큼 발생하는 스위칭 손실이 줄어들게 된다<sup>[2]</sup>. Diode의 스위칭 손실은 그림 3을 보면 턴-온 손실은 거의 없

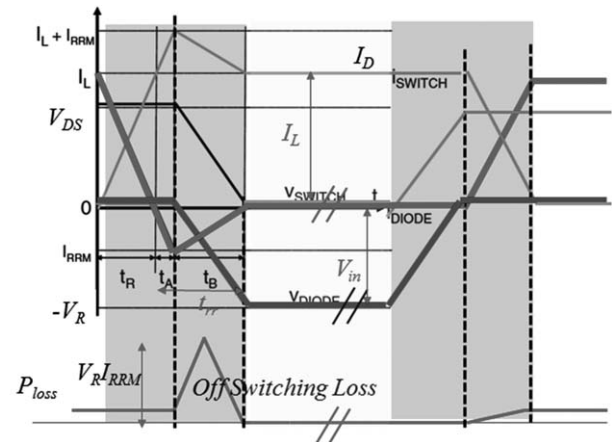
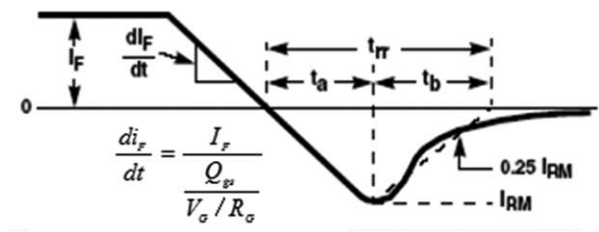
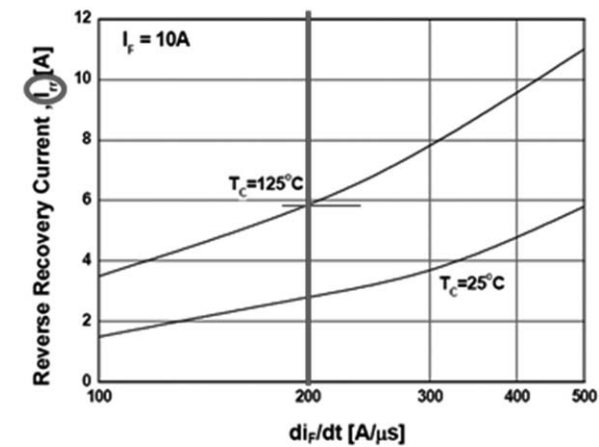


그림 3 다이오드의 스위칭 파형



(a) 역방향회복특성



(b) 역방향회복전류

그림 4 Diode 데이터시트곡선

지만 턴-오프 손실은 역방향회복에 의한 손실이 발생하는데  $t_B$ 의 구간에서 특히 손실이 집중되고 있다. 이러한  $t_B$ 의 값은 데이터시트 표에 정리되어 있으며,  $I_{rms}$ 의 값은 그림 4(b)와 같이 데이터시트의 그래프를 이용하여 값을 구할 수 있다. 이러한 과정을 통해, 스위칭 손실 값은 다음의 식(4)과 같이 계산된다.

$$P_{switching} = \frac{1}{6} V_{R(OFF)} I_{rms} t_B f_{sw} \quad (4)$$

그리고 Diode의 도통손실 값은 순방향 전압이 일정하게 걸려 일어나기 때문에 평균전류와 순방향전압의 곱인 식(5)로 나타낸다.

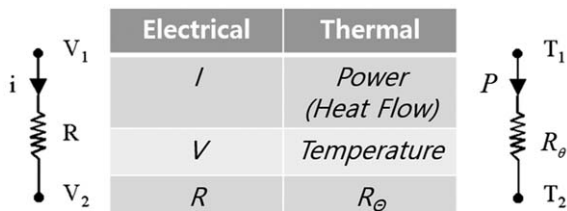
$$P_{conduction} = I_{avg} V_F \quad (5)$$

이와 같이, 손실 원인을 정확히 이해하고 손실 모델링방법을 따르면 데이터시트에서 제공하는 정보를 통하여 체계적으로 파워소자에 대한 손실을 계산할 수 있을 것이다.

### 3. 방열 모델링(Thermal Modeling)

#### 3.1 열저항과 열등가회로

파워소자들은 도통 및 스위칭을 통해 에너지 손실이 발생하게 되고 이러한 손실은 열을 발생시킨다. 발열현상은 일반적으로 파워소자의 성능을 저하시키고 수명을 감소시키며 신뢰성을 저하시키기 때문에 적극적인 방열대책으로 소자들의 열을 감소시켜야한다. 방열방법은 냉각수나 FAN을 이용한 강제냉각방식이 가장 효율적이겠지만, 경제성 면에서는 방열



여기서 온도는 정상상태에 이르렀을 때의 온도

(a) 회로요소의 비교정의

$$R_\theta = \frac{\Delta T}{P} = \frac{d}{\lambda A}$$

$\lambda$  : thermal conductivity [W/meter·°C]

A: cross-sectional area[m<sup>2</sup>]

d : length in thermal flow direction [m]

(b) 열저항의 개념

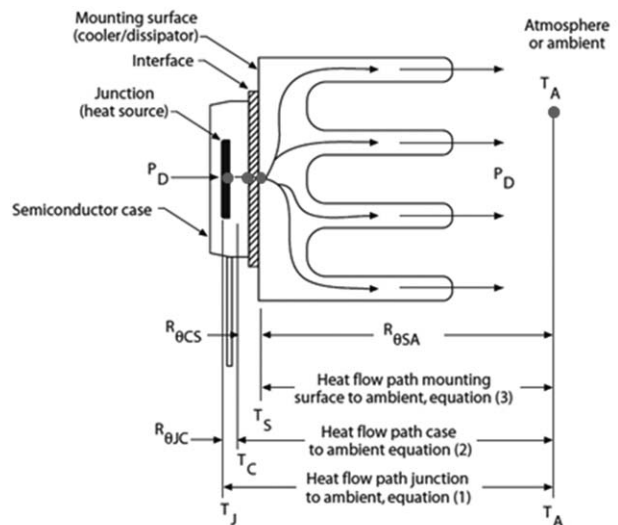
그림 5 열등가회로(Thermal equivalent circuit)

판을 이용한 자연냉각방식이 보편적이다. 이러한 방열판 역시 정확히 선정하여야 하는데 그림 5(a)와 같이 열등가회로(Thermal equivalent circuit)을 사용하여 열을 회로 모델 형태로 표현하는 방식이 많이 사용되고 있다. 그림 5(b)는 열등가회로에서의 열저항(Thermal resistance)에 대한 정의를 나타내었다.

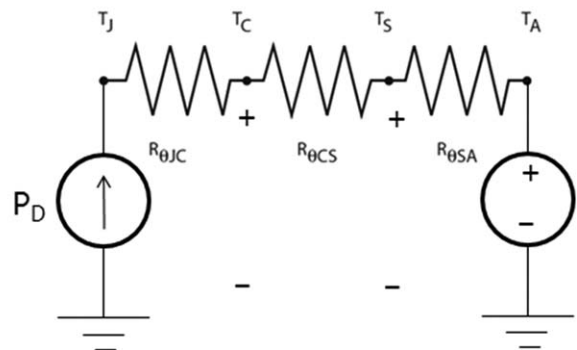
#### 3.2 열등가회로의 구성과 해석

기본적인 열등가회로를 바탕으로 그림 6과 같이 실제 파워소자와 방열판을 등가 모델화 해보았다.

그림 6(a)는 파워소자에 Sil-Pad와 방열판을 실제 장착하는 형태를 나타낸 것이고 이를 토대로 그림 6(b)와 같이 등가 모델로 표현할 수 있다<sup>(3),(4)</sup>. 여기서  $P_D$ 는 손실파워,  $T_J$ 는 junction 온도를 나타낸다. 또한,  $T_C$ 는 케이스 온도,  $T_S$ 는 방열판 온도,  $T_A$ 는 파워소자의 주변 대기온도의 대표값을 나타낸 것이고,  $R_{\theta JC}$ 는 junction에서 케이스까지의 열저항,  $R_{\theta CS}$ 는 열매개물질인 Sil-Pad나 컴파운드의 열저항,  $R_{\theta SA}$ 는 방열

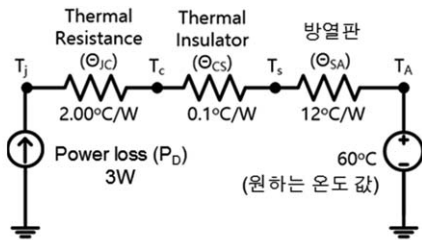


(a) Description of section

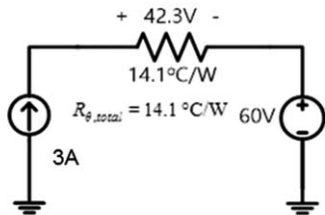


(b) Equivalent model

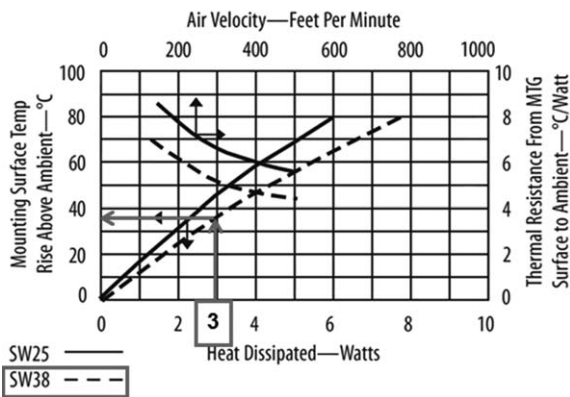
그림 6 Power semiconductor & Heat sink



(a) 등가회로



(b) 회로간략화



(c) 방열판 데이터시트(AAVID社)

그림 7 MOSFET(FQP24N08)의 방열모델링 예시

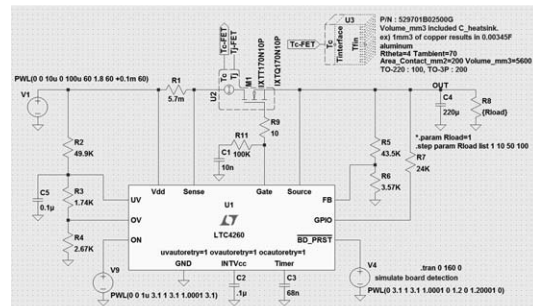
판에서 대기사이의 열저항을 나타낸다.

위 내용을 토대로 MOSFET (FQP24N08)를 이용하여 예를 들어 설명해본다면 그림 7(a)와 같이 손실 전력은 3W이고  $R_{\theta JC}$ 와  $R_{\theta CS}$ 는 MOSFET의 데이터시트를 이용하여 구하고,  $R_{\theta SA}$ 는 그림 7(c)과 같은 방열판 업체의 데이터시트를 통해 알 수 있다<sup>[4]</sup>. 이를 간략화한 것이 그림 7(b)로 표현할 수 있으므로 회로를 해석하듯이 풀면  $T_J$ ,  $T_C$ ,  $T_S$ ,  $T_A$ 를 구할 수 있고 이때  $T_J$ 값이 최대치를 넘지 않으면 방열판 설계가 성공적이라 할 수 있다. 그리고  $T_J$ 값이 최대치가 될 경우  $T_A$ 값을 확인하는 과정도 경우에 따라 필요하다.

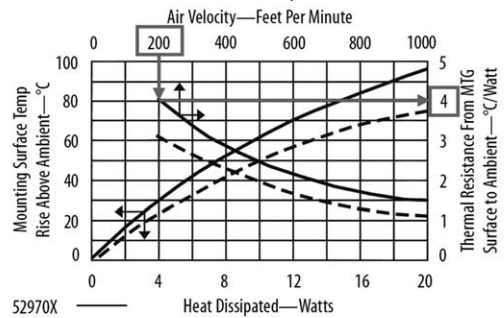
#### 4. LTSPICE를 이용한 열해석 시뮬레이션

##### 4.1 LTSPICE SOAtherm 라이브러리

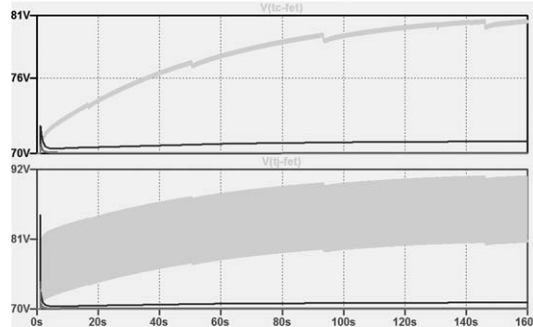
회로 시뮬레이션 툴을 사용하면, 이러한 열해석 시뮬레이션을 편하게 확인해볼 수 있다. 본고에서는 SPICE툴을 활용하여 이를 확인해본다. 여기서 활용하는 LTSPICE는 Linear



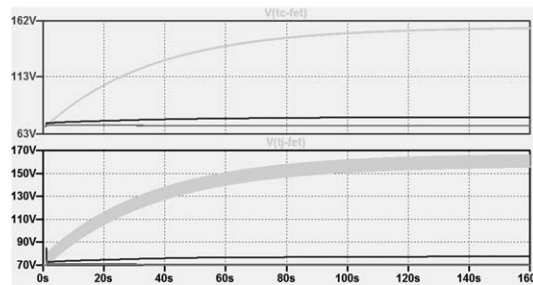
(a) Hot swap 회로



(b) 사용된 방열판의 데이터시트



(c) 방열판 부착시  $T_J$ 와  $T_C$  시뮬레이션파형



(d) 방열판 제거시  $T_J$ 와  $T_C$  시뮬레이션파형

그림 8 열해석 시뮬레이션 예제

Technology사에서 배포하는 무료시뮬레이션 툴로 원래 SwitcherCAD라 불렀다. 여기서는 최근 업데이트를 통해 추가된 열 해석 모델인 SOAtherm을 사용하여 열 해석 시뮬레이션을 진행하였다<sup>[5]</sup>. LTSPICE의 SOAtherm이라는 모델은 원래 소자의 Safe Operating Area(SOA)를 분석하는 라이



브러리이다. 즉, 파워소자의 데이터시트에 있는 Transient Thermal Response Curve 그래프에서 어느 정도의 온도에 도달하였을 때 소자에 문제가 발생하는지에 대해 알 수 있다.

#### 4.2 열해석 시뮬레이션

설명의 편리를 위해 Linear Technology사에서 제공하는 예제파일을 통해 기능을 설명해보도록 한다<sup>[6]</sup>. 예제는 Hot swap 회로로 돌입전류로부터 보호하는 회로를 토대로 방열판이 있을 경우와 없을 경우, 2가지의 경우에 대하여 열해석 시뮬레이션을 진행하게 된다. 회로에서 사용되는 MOSFET의 도통손실에 의한 방열을 시뮬레이션하기위해 LTPICE에서 제공하는 두가지 라이브러리인 SOAtherm-NMOS와 SOAtherm-HeatSink를 사용하여 열 해석을 수행하였다<sup>[7]</sup>. 그림 8(a)의 회로에서 보면 MOSFET에 SOAtherm-NMOS를 덧붙이고 열저항값들을 설정한 뒤  $T_C$ 노드를 SOAtherm-HeatSink의  $T_c$ 와 연결하면 MOSFET에 방열판을 부착한 것과 같다. 그림 8(b)는 방열판 데이터시트<sup>[4]</sup>에서 제공하는 방열특성곡선으로 보통 여기서는 FAN을 이용한 강제냉각을 가정하여 공기의 속도값을 200으로 설정하였다. 위와 같은 작업을 통하여 시뮬레이션을 하면 그림 8(c)와 같이  $T_C$ 와  $T_J$ 에 대한 열 해석을 가능하고 그림 8(d)와 비교하면 방열판의 유무에 따라 온도 차이를 예측할 수 있으며 방열판과 냉각조건을 최적 설계할 수 있을 것이다.

### 5. 결 론

전력전자소자의 스위칭 동작과형에 기반한 손실모델링 방법과 함께 열등가회로기반의 방열모델링방법을 간략히 알아보았다. 이러한 지식을 기반으로 열등가회로를 구성하면, 값비싼 시뮬레이션 툴을 별도로 도입하지 않고도, 본인이 가지고 있는 회로 해석프로그램에서도 간단한 열해석 정도는 가능하다고 본다. ■

### 참 고 문 헌

- [1] L. Balogh, "Design and application guide for high speed MOSFET gate drive circuits," in Proc. Power Supply Design Seminar (SEM 1500), 2001.
- [2] Peter Haaf, Jon Harper, "Understanding Diode Reverse Recovery and its Effect on Switching Losses," in Proc. Fairchild Power Seminar, 2007.
- [3] Ned Mohan, Tore M. Undeland and William P. Robbins "Power Electronics," Wiley, 2th ed, 1995.
- [4] Aavid Thermalloy, Board Level Heat Sinks Standard Products Catalog [Online]. Available: <https://www.aavid.com/sites/default/files/products/boardlevel/aavid-standard-heatsinks.pdf>
- [5] Linear Technology, LTspice: SOAtherm Tutorial [Online]. Available: <http://www.linear.com/solutions/5445>
- [6] Linear Technology, LTspice: Modeling Safe Operating Area Behavior of N-channel MOSFETs [Online]. Available: <http://www.linear.com/solutions/5239>
- [7] Linear Technology, LTspice SOAtherm Support for PCB and Heat Sink Thermal Models [Online]. Available: <http://www.linear.com/solutions/7415>

### 〈 필 자 소 개 〉



#### 최성진(崔城振)

1996년 서울대 전기공학부 졸업. 1998년 동 대학원 전기공학부(석사). 2006년 동 대학원 전기컴퓨터공학부(공학박). 2008년~2011년 삼성전자 영상디스플레이 사업부 책임 및 수석연구원. 2011년~현재 울산대 전기공학부 부교수. 현재 당 학회 편집위원/JPE 편집위원.